

УДК 681.326(075.8)

ББК 22.18

Б52

Рецензенты: *С.Р. Иванов, Р.Ш. Загидуллин*

**Берчун Ю.В.**

Б52 Язык описания электронной аппаратуры VHDL : учеб. пособие / Ю.В. Берчун. — М.: Изд-во МГТУ им. Н.Э. Баумана, 2010. — 61, [3] с.: ил.

Пособие посвящено проектированию узлов ЭВМ, периферийных устройств и прочих цифровых систем с помощью высокоуровневого языка описания аппаратуры VHDL. Этот язык является международным стандартом и используется в качестве основы лингвистического обеспечения как в системах анализа (моделирования), так и в системах синтеза цифровой аппаратуры. Ведущие мировые САПР БИС поддерживают описания на языке VHDL.

Учебное пособие посвящено основам языка VHDL и предназначено для быстрого ознакомления с концептуальными положениями этого языка. Рассмотрены вопросы и базовые принципы параллельного программирования, положенные в основу языка VHDL, а также принципы организации VHDL-проекта и взаимосвязь компонентов проекта с физическими процессами, протекающими в реальных цифровых устройствах.

Для студентов, изучающих язык VHDL в рамках учебных курсов «Элементная база ЭВМ», «Архитектура ЭВМ», «Организация вычислительных систем».

УДК 681.326(075.8)

ББК 22.18

© МГТУ им. Н.Э. Баумана, 2010

## ОГЛАВЛЕНИЕ

Введение.....	3
1. Уровни описания электронной аппаратуры .....	4
2. Обзор HDL .....	5
2.1. История развития HDL .....	5
2.2. Варианты использования HDL .....	6
2.3. Преимущества HDL .....	7
3. Общие положения .....	8
3.1. HDL с точки зрения схемотехника .....	8
3.2. HDL с точки зрения программиста .....	10
4. Основы языка VHDL .....	12
4.1. Структура проекта .....	12
4.2. Сущности и архитектурные тела .....	14
4.3. Типы данных .....	16
4.3.1. Предопределенные типы данных .....	18
4.3.2. Скалярные типы, вводимые пользователем .....	20
4.3.3. Физические типы .....	22
4.3.4. Агрегатные типы .....	22
4.3.5. Подтипы .....	25
4.4. Сигналы и переменные .....	26
4.5. Атрибуты .....	28
4.6. Процессы .....	31
4.6.1. Явно заданный оператор процесса .....	31
4.6.2. неявно заданный оператор процесса .....	32
4.7. Последовательные операторы .....	32
4.7.1. Операторы присваивания .....	33
4.7.2. Оператор условия и оператор выбора .....	36
4.7.3. Оператор ожидания .....	38
4.7.4. Операторы повторения .....	40
4.7.5. Операторы проверки .....	42

4.8. Параллельные операторы .....	42
4.8.1. Параллельное присваивание .....	43
4.8.2. Оператор блока .....	45
4.9. Разрешение сигналов и шины .....	46
4.10. Подпрограммы .....	48
4.11. Структурное представление проекта .....	52
4.12. Настройка и конфигурирование компонентов .....	55
4.13. Пакеты .....	56
Литература .....	58
Приложение. Алфавит моделирования .....	59